

《计算机组成原理》期末考试试卷

题号	一	二	三	四	五	六	七	八	总分	得分人
题分	20	10	20	20	30				100	
得分										

得分	评卷人

一、单项选择题（本大题共 20 小题，每小题 1 分，共 20 分）

- 操作系统属于（ ）软件。
A. 网络软件 B. 应用软件 C. 系统软件 D. 服务程序
- 目前的计算机中，代码形式是（ ）。
A. 指令以二进制形式存放，数据以十进制形式存放。
B. 指令以十进制形式存放，数据以二进制形式存放。
C. 指令和数据都以二进制形式存放。 D. 指令和数据都以十进制形式存放。
- 计算机运算速度为 2MIPS，指的是每秒执行（ ）条指令。
A. 200 万条 B. 20 万条 C. 2000 万条 D. 2 万条
- MDR 为 16 位，存储字长为（ ）。
A. 1B B. 2B C. 4B D. 8B
- 一条指令中包含的信息有（ ）。
A. 操作码、控制码 B. 操作码、向量地址
C. 操作码、地址码 D. 操作码
- 系统总线按传输信息不同，可分为（ ）。
A. 并行总线、串行总线 B. 数据总线、指令总线
C. 存储总线、指令总线 D. 数据总线、地址总线、控制总线
- 总线中地址线的作用是（ ）。
A. 只用于选择存储器单元 B. 由设备向主机提供地址
C. 用于选择指定存储器单元和 I/O 设备接口电路的地址
D. 即传送地址又传送数据
- 总线判优控制，链式查询方式中，设备的优先级别（ ）。
A. 设备的优先级由编程设定 B. 设备具有相同的优先级

- C. 离总线控制部件最近的设备具有最高的优先级
 - D. 离总线控制部件最远的设备具有最高的优先级
9. 缓存-主存层次主要解决（ ）问题。
- A. CPU 和主存速度不匹配 B. 主存与缓存速度不匹配
 - C. CPU 和缓存速度不匹配 D. 主存与缓存的容量
10. 在下列因素中，与 Cache 的命中率无关的是（ ）。
- A. Cache 块的大小 B. Cache 的容量
 - C. 主存的存取时间 D. 主存的容量
11. 下列器件中存取速度最慢，价格最低的是（ ）。
- A. Cache B. 主存 C. 寄存器 D. 辅存
12. 对于静态 RAM，下列叙述错误的是（ ）。
- A. 无需刷新 B. 随机存取 C. 可读可写 D. 断电信息不丢失
13. 一个 $16K \times 32$ 位的内存，其地址线和数据线的总和是（ ）。
- A. 48 B. 46 C. 36 D. 32;
14. 某机字长 64 位，存储容量 2MB，若按字编址，它的寻址范围是（ ）。
- A. 1MB B. 512KB C. 256K D. 256KB
15. 活动头磁盘存储中，信息写入或读出磁盘是（ ）进行的。
- A. 并行方式 B. 串行方式 C. 串并方式 D. 并串方式
16. 在中断方式中，中断服务程序的最后一条指令是（ ）。
- A. 转移指令 B. 中断返回指令 C. 出栈指令 D. 以上说法都不正确
17. 电源故障中断属于（ ）
- A. 不可屏蔽中断 B. 控制台中断 C. I/O 设备中断; D. 可屏蔽中断
18. 关于原码乘法，说法正确的是（ ）。
- A. 被乘数用原码，乘数取绝对值再相乘
 - B. 乘数用原码，被乘数取绝对值再相乘
 - C. 取操作数的绝对值相乘，符号位单独处理
 - D. 用原码表示操作数，再相乘
19. I/O 设备编址方式中，关于不统一编址方式，说法正确的是（ ）
- A. I/O 地址看做存储器地址一部分，减少了主存容量，不需专

2

装
订
线
内
不
要
答

- B. I/O 地址和存储器地址分开, 不占主存容量, 需要专用 I/O 指令。
- C. I/O 地址看做存储器地址一部分, 不占主存容量, 不需专用 I/O 指令。
- D. I/O 地址看做存储器地址一部分, 减少了主存容量, 需要专用 I/O 指令。

20. 在二地址指令中 () 是正确的。

- A. 指令的地址码字段存放的一定是操作数
- B. 指令的地址码字段存放的一定是操作数地址
- C. 运算结果通常存放在其中一个地址码所提供的地址中
- D. 指令的地址码字段存放的一定是操作码

得分	评卷人

二、判断题 (本大题共 5 小题, 每小题 2 分, 共 10 分, 正确请打“√”, 错误的打“×”, 并改正)

- 21. () 计算机系统由主机和外设组成。
- 22. () 中断向量可提供被选中设备的地址。
- 23. () 便于处理数组问题的寻址方式是间接寻址。
- 24. () 在程序查询方式中, CPU 在等待 I/O 设备准备时, 可以继续执行原程
- 25. ()。加法器是构成运算器的基本部件, 为提高运算速度, 运算器一般行加法器。

得分	评卷人

三、计算题 (本大题共 2 小题, 每小题 10 分, 共 20 分)

26. 一个磁盘组共有 11 片, 每片有 203 道, 数据传输率为 983040F 速为 3600rpm。假设每个记录块有 1024B, 且系统可挂 16 台这样该磁盘存储器的总容量并设计磁盘地址格式。

27. 设某机主存容量为 4MB, Cache 容量为 16KB, 每字块有 8 个字, 每字 32 位, 设计一个四路组相联映象 (即 Cache 每组内共有 4 个字块) 的

Cache 组织, 要求:

- (1) 画出主存地址字段中各段的位数;
- (2) 设 Cache 的初态为空, CPU 依次从主存第 0、1、2.....99 号单元读出 100 个字 (主存一次读出一个字), 并重复按此次序读 8 次, 问命中率是多少?
- (3) 若 Cache 的速度是主存的 6 倍, 试问有 Cache 和无 Cache 相比, 速度提高多少倍?

得分	评卷人

四、简答题（本大题共 5 小题，每小题 4 分，共 20 分）

28. 简述冯·诺依曼计算机的特点。

1. 计算机由运算器、控制器、存储器、输入设备、输出设备五大部件组成；
2. 指令和数据以同同等地位存放于存储器内，并可以按地址访问；
3. 指令和数据均用二进制表示；
4. 指令由操作码、地址码两大部分组成，操作码用来表示操作的性质，地址码用来表示操作数在存储器中的位置
5. 指令在存储器中顺序存放，通常自动顺序取出执行；
6. 机器以运算器为中心。

29. 什么是总线？总线传输有何特点？

- 什么是总线？
 - 总线是多个部件共享的传输部件。
- 总线传输有何特点？
 - 某一时刻只能有一路信息在总线上传输，即分时使用。

30. 设机器数字长为 8 位（含 1 位符号位），用补码运算规则计算，并指出有无溢出。

$A = -3/16$, $B = 9/32$, 求 $A+B$;

$$- = -\frac{3}{16} = -0.0011000)_2 \quad B = \frac{9}{32} = (0.0100100)_2$$

$$[A]_{补} = 1.1101000 \quad [B]_{补} = 0.0100100$$

$$\begin{array}{r} [A+B]_{补} = 1.1101000 \\ + 0.0100100 \\ \hline 0.0001100 \text{ —— 无溢出} \end{array}$$

$$A+B = (0.0001100)_2 = \frac{3}{32}$$

31. 设机器数字长为 16 位，欲表示 ± 3 万的十进制数，试问在保证数的前提下，除阶符、数符各取 1 位外，阶码、尾数各取几位？

32. 简述什么是寄存器间接寻址, 并画出寄存器间接寻址示意图。

得分	评卷人

五、综合题 (本大题共 2 小题, 每小题 15 分, 共 30 分)

33. 某机共有 64 种操作, 操作码位数固定, 且具有以下特点:

- (1) 采用一地址或二地址指令
 - (2) 有寄存器寻址、直接寻址和相对寻址 (位移量为-128~+127) 三种寻址方式
 - (3) 有 16 个通用寄存器, 算术运算、逻辑运算的操作数、结果均在寄存器中
 - (4) 取数、存数指令在通用寄存器和存储器之间传送数据。
 - (5) 存储器容量为 1MB, 按字节变址。
- 要求设计算术逻辑指令、取数存数指令和相对转移指令格式, 叙述理由。

34. 设 CPU 共有 16 根地址线, 8 根数据线。现有下列存储芯片: ROM ($2K \times 8$ 位, $4K \times 4$ 位, $8K \times 8$ 位), RAM ($1K \times 4$ 位, $2K \times 8$ 位, $4K \times 8$ 位), 及 74138 译码器和其他门电路 (门电路自定)。要求主存的地址空间满足下述条件: 最小 8K 地址为系统程序区, 与其相邻的 16K 地址为用户程序区, 最大 4K 地址空间为系统程序工作区。详细画出存储芯片的片选逻辑并指出存储芯片的种类及片数。

- (1) 写出对应的二进制地址码
- (2) 确定芯片的数量及类型
- (3) 分配地址线
- (4) 确定片选信号